

## DIGITAL FILTER

Patent Number: JP62076316  
Publication date: 1987-04-08  
Inventor(s): TANAKA YOSHIAKI; others: 02  
Applicant(s): VICTOR CO OF JAPAN LTD  
Requested Patent: ☐ JP62076316  
Application Number: JP19850214294 19850927  
Priority Number(s):  
IPC Classification: H03H17/06  
EC Classification:  
Equivalents:

### Abstract

**PURPOSE:** To reduce ripples at a flat region by switching polarity of the coefficient of a digital main filter inversely or non-inversely to changeover the main filter to an HPF or LPF.  
**CONSTITUTION:** One-sample delay sections 161-16l, multiplication sections 141-14l, and adder sections 131-13l constitute an HPF or an LPF. One-sample delay sections 121-12m and a multiplication section 3 constitute a full band filter 2. Coefficients a1-al fed from the multiplication sections 141-14l are fed to a terminal 9 of a code inverter 10, and the polarity of the coefficients a1-al is switched by a switching signal d2. The coefficients a1-al are set to function windows. In obtaining a high frequency emphasis characteristic, the inverter 10 makes the filter coefficients, except the coefficient am, negative to constitute a high frequency filter 11a and a switch 5 sets a coefficient at1.

Data supplied from the esp@cenet database - I2



## ⑫ 公開特許公報(A)

昭62-76316

⑮ Int. Cl.<sup>4</sup>

H 03 H 17/06

識別記号

庁内整理番号

7328-5J

⑬ 公開 昭和62年(1987)4月8日

審査請求 未請求 発明の数 4 (全6頁)

⑬ 発明の名称 デジタル・フィルタ

⑭ 特 願 昭60-214294

⑯ 出 願 昭60(1985)9月27日

⑰ 発 明 者 田 中 美 昭 横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

⑱ 発 明 者 林 宏 横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

⑲ 発 明 者 岡 部 恭 尚 横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

⑳ 出 願 人 日本ビクター株式会社 横浜市神奈川区守屋町3丁目12番地

㉑ 代 理 人 弁理士 伊東 忠彦 外1名

## 明 細 書

## 1. 発明の名称

デジタル・フィルタ

## 2. 特許請求の範囲

(1) FIRデジタル主フィルタとFIRデジタル全域通過フィルタとを設け、該FIRデジタル主フィルタの係数の極性を反転、非反転に切換えることにより該FIRデジタル主フィルタを高域フィルタ、低域フィルタに切換え、得るべき周波数特性の平坦レベルが該FIRデジタル全域通過フィルタの周波数特性の平坦レベル及び該高域フィルタ及び低域フィルタの周波数特性の平坦レベルに夫々対応するように、設定すべき周波数特性に応じて上記FIRデジタル主フィルタ及び上記FIRデジタル全域通過フィルタの夫々の係数を設定して実質的に上記FIRデジタル主フィルタの出力と上記FIRデジタル全域通過フィルタの出力とを加算するよう構成してなることを特徴とするデジタル・フィルタ。

(2) FIRデジタル主フィルタとFIRデジタル全域通過フィルタとを設け、該FIRデジタル主フィルタに入来する入力信号の極性を反転、非反転に切換えることにより該FIRデジタル主フィルタを高域フィルタ、低域フィルタに切換え、得るべき周波数特性の平坦レベルが該FIRデジタル全域通過フィルタの周波数特性の平坦レベル及び該高域フィルタ及び低域フィルタの周波数特性の平坦レベルに夫々対応するように、設定すべき周波数特性に応じて上記FIRデジタル主フィルタ及び上記FIRデジタル全域通過フィルタの夫々の係数を設定して実質的に上記FIRデジタル主フィルタの出力と上記FIRデジタル全域通過フィルタの出力とを加算するよう構成してなることを特徴とするデジタル・フィルタ。

(3) FIRデジタル主フィルタとFIRデジタル全域通過フィルタとを設け、該FIRデジタル全域通過フィルタの出力の極性を反転、非反転することにより実質的に高域フィルタと全域



通過フィルタ、低域フィルタと全域通過フィルタの各組合せに切換え、得るべき周波数特性の平坦レベルが該FIRデジタル全域通過フィルタの周波数特性の平坦レベル及び該高域フィルタ及び低域フィルタの周波数特性の平坦レベルに夫々対応するように、設定すべき周波数特性に応じて上記FIRデジタル主フィルタ及び上記FIRデジタル全域通過フィルタの夫々の係数を設定して実質的に上記FIRデジタル主フィルタの出力と上記FIRデジタル全域通過フィルタの出力とを加算するよう構成してなることを特徴とするデジタル・フィルタ。

(4) FIRデジタル主フィルタとFIRデジタル全域通過フィルタとを設け、該FIRデジタル全域通過フィルタの出力の極性を反転、非反転することにより実質的に高域フィルタと全域通過フィルタ、低域フィルタと全域通過フィルタの各組合せに切換え、得るべき周波数特性の平坦レベルが該FIRデジタル全域通過フィルタの周波数特性の平坦レベル及び該高域フィル

タ及び低域フィルタの周波数特性の平坦レベルに夫々対応するように、設定すべき周波数特性に応じて上記FIRデジタル主フィルタ及び上記FIRデジタル全域通過フィルタの夫々の係数を設定して実質的に上記FIRデジタル主フィルタの出力と上記FIRデジタル全域通過フィルタの出力とを加算し、しかる後加算出力の極性を反転するよう構成してなることを特徴とするデジタル・フィルタ。

### 3. 発明の詳細な説明

#### 産業上の利用分野

本発明はデジタル・フィルタに係り、特に、オーディオ信号の低域又は高域を強調及び減衰し得るデジタル・フィルタに関する。

#### 従来の技術

従来のデジタル・フィルタは、一般に、主としてカットオフ周波数(中心周波数)に着眼して設計されたものであり、周波数特性における平坦域特性に着目したものではなかった。

#### 発明が解決しようとする問題点

#### 問題点を解決するための手段

第1図(A)中、2はFIRデジタル全域通過フィルタ(全域フィルタ)、5はスイッチ、10は符号反転器、11a、11bはFIRデジタル高域フィルタ(高域通過フィルタ)或いは低域フィルタ(低域通過フィルタ)(主フィルタ)である。

#### 作用

例えば、FIRデジタル主フィルタ11a、11bの係数の極性を反転、非反転に切換えることにより主フィルタ11a、11bを高域フィルタ、低域フィルタに切換え、得るべき周波数特性の平坦レベルが全域フィルタ2の周波数特性の平坦レベル及び該高域フィルタ及び低域フィルタの周波数特性の平坦レベルに夫々対応するように、設定すべき周波数特性に応じて主フィルタ11a、11b及び全域フィルタ2の夫々の係数を設定して実質的に夫々の出力を加算する。

#### 実施例

第1図(A)、(B)は夫々本発明デジタル・

上記理由により、従来のFIRデジタル・フィルタでは、第5図(A)に示す高域強調特性 $K_1$ 及び同図(B)に示す低域強調特性 $K_2$ を設計した場合、周波数 $f_1$ 以下及び周波数 $f_2$ 以上の平坦域特性にリップルを生じ、いずれの場合も分散(ディスペーション)によるエコー及びカラーリングつまり音色が不自然に変化する問題点があった。

一方、周波数 $f_1$ 以下の平坦域でのリップル及び周波数 $f_2$ 以上の平坦域でのリップルを小にするために、例えば特開昭58-182315号公報記載のIIRデジタル・フィルタを用いる技術が知られているが、IIRデジタル・フィルタであるために位相が非直線であり、又、よめる誤差によって高域のSN比が劣化し、更に、発振し易い問題点があった。

本発明は、平坦域でのリップルが少なく、従って、自然な音色を得ることができ、更に、SN比の良好なデジタル・フィルタを提供することを目的とする。



フィルタの第1実施例の回路図(ハードウェア構成)及びその概略ブロック系統図を示す。第1図(A)において、1サンプル遅延部 $16_1 \sim 16_2$ 、乗算部 $14_1 \sim 14_2$ 、加算部 $13_2 \sim 13_2$ にて第5図(A)の実線特性 $K_{II}$ を得る高域フィルタ $11a$ 或いは同図(B)の実線特性 $K_I$ を得る低域フィルタ $11b$ が構成されており、一方、1サンプル遅延部 $12_1 \sim 12_2$ 、乗算部(レベル調整部)3にて全域フィルタ(実質的に遅延回路及びアッテネータ)2が構成されている。

10は符号反転器で、端子9から図示しないフィルタ係数供給部よりフィルタ $11a$ 、 $11b$ の乗算部 $14_1 \sim 14_2$ に供給される係数 $a_1 \sim a_2$ の極性が切換信号 $d_2$ にて切換えられ、又は、端子 $1_1$ からフィルタ $11a$ 、 $11b$ に供給される入力信号の極性が切換信号 $d_1$ にて切換えられる構成とされている。係数 $a_1 \sim a_2$ は例えば第6図(A)に示す関数窓(高域フィルタ $11a$ の場合)に設定されている。

5はスイッチで、乗算部3に第6図(B)に示

$a_{II}$ を除いて正として低域フィルタ $11b$ を構成し、スイッチ5にて係数 $a_{I2}$ を設定する。この場合、第5図(B)に示す如く、低域フィルタ(実線)と全域フィルタ(一点鎖線)とを合成して低域強調特性(破線) $K_2$ を得る。

符号反転器10、スイッチ5の切換え時、これと連動して切換信号 $d_4$ にてミューティング回路7を作動させる。即ち、第7図(A)、(B)に示す如く、モードAからモードBに切換える時、ごく短い期間( $\tau$ )データセレクトはグランド側の入力をセレクトして出力を零にする。 $\tau$ の期間は、例えば $\tau = 2 \cdot 1d$ (ただし $1d$ は1サンプル遅延時間)に選ぶ。これにより、切換時にノイズが取出されることはない。

このように、本発明では、特に、高域強調特性では周波数 $f_1$ 以下の平坦特性、低域強調特性では周波数 $f_2$ 以上の平坦特性は夫々全域フィルタが関与するため、従来のものに比して平坦域でのリップルが少ない。

第2図は本発明フィルタの第2実施例の回路図

す係数 $a_{I1}$ 、 $a_{I2}$ を切換信号 $d_3$ によって切換供給する。7はミューティング回路で、具体的にはデジタルのデータセレクトで構成されており、切換信号 $d_4$ にて加算部6の出力を端子 $8_1$ に供給、非供給にする。

全域フィルタ2の出力は高域フィルタ $11a$ 或いは低域フィルタ $11b$ の中間タップ $m$ の位置つまり加算部 $13_{II}$ に供給される。なお、全域フィルタ2の出力は加算部 $13_2 \sim 13_{II}$ いずれで加算しても或いは第1図(B)に示すように他の加算部6で加算しても結果は同じである。

ここで、第5図(A)に示す高域強調特性 $K_1$ を得る場合、符号反転器10にてフィルタの係数を $a_{II}$ を除いて負として高域フィルタ $11a$ を構成し、スイッチ5にて係数 $a_{I1}$ を設定する。この場合、第5図(A)に示す如く、高域フィルタ(実線)と全域フィルタ(一点鎖線)とを合成して高域強調特性(破線) $K_1$ を得る。

一方、第5図(B)に示す低域強調特性 $K_2$ を得る場合、符号反転器10にてフィルタの係数を

を示し、同図中、第1図(A)と同一構成部分には同一番号を付してその説明を省略する。このものは、フィルタ $11$ の係数 $a_1 \sim a_2$ の $a_{II}$ を除いて負のままとし、スイッチ5にて係数 $a_{I1}$ 、 $a_{I2}$ を切換えるだけで実質上の高域フィルタと全域フィルタとの組合せ、及び低域フィルタと全域フィルタとの組合せを得る。即ち、係数 $a_{I1}$ に設定した場合上記第1実施例と全く同様に高域フィルタと全域フィルタとの組合せを得ることができ、係数 $a_{I2}$ に設定した場合低域フィルタと全域フィルタとの組合せを得ることができる。低域フィルタと全域フィルタとの組合せでは、低域フィルタの周波数特性に位相反転を生じるが、これはオーディオ信号の場合特に聴感上問題はない。

このものも、ミューティング回路7にて切換時のノイズを取出さないようにしてもよいことは勿論である。

第3図は本発明フィルタの第3実施例の回路図を示し、同図中、第1図(A)、第2図と同一構成部分には同一番号を付してその説明を省略する。



このものは、スイッチ5にて係数 $a_{11}$ を設定した時符号切換器15の係数を+1に設定し、係数 $a_{12}$ を設定した時符号切換器15の係数を-1に設定する。これにより、係数 $a_{12}$ を設定した場合、低域フィルタの周波数特性を更に位相反転させて正常の位相に戻し得る。その他の動作は第1及び第2実施例と同様である。

なお、符号切換器15としては他の構成のものもある。例えばデータのフォーマットが2の補数の形式ではMSBを反転すればよいので、MSBの1ビットをインバータで反転させるようにすることができる。従って、乗算器に限るものではない。

第4図は本発明フィルタの第4実施例の回路図を示し、同図中、第1図(A);第3図と同一構成部分には同一番号を付してその説明を省略する。このものは、全域フィルタを特別に設けず、高域フィルタ11a、低域フィルタ11bの中間の乗算部14<sub>n</sub>の係数 $h_n$ をスイッチ5にて $h_n$

$= a_n + a_{11}$ 及び $h_n = a_n + a_{12}$ に切換設定したものであり、加算部17において $a_n + a_{11}$ 及び $a_n + a_{12}$ を演算する。乗算部14<sub>1</sub>~14<sub>2</sub>の係数 $h_1 \sim h_2$ は高域フィルタの場合第8図(A)に示す如くであり、又、低域フィルタの場合同図(B)に示す如くであり、例えば、 $m = (l+1)/2$  ( $l$ は奇数で、例えば45)に設定されている。

このものは、実質的に第1図(A)に示す回路図と等価であり、回路をより簡単に構成し得る。又、低域フィルタの場合、符号切換器15の係数を-1に設定した場合、第8図(C)の関数を得る。

なお、第5図(C)に示す如く、特性 $K_1$ 、 $K_2$ を得る他、フィルタの係数 $a_1 \sim a_l$ 、 $h_1 \sim h_l$ を適宜選定すると共に係数 $a_{11}$ 、 $a_{12}$ を切換えることにより、特性 $K_1$ 、 $K_3$  (低域レベルを一定にして高域を強調及び減衰する場合)及び特性 $K_1$ 、 $K_4$  (音量バランスをとった場合)を得ることができる。

又、上記ハードウェア構成を用い、デジタル信号処理手順をプログラムソフトで制御するようにしてもよい。

#### 発明の効果

本発明によれば、所定周波数以上の平坦特性及び所定周波数以下の平坦特性は夫々全域フィルタが関与するため、従来のものに比して平坦域でのリップルを少なくし得、これにより、従来のFIRデジタル・フィルタを用いたものに比してオーディオ信号に対し自然な音色でレベル強調及びレベル減衰を得ることができ、更に、FIRデジタル・フィルタを用いているため、IIRデジタル・フィルタを用いたものに比して特に高域のSN比の劣化がなく、発振等の問題も生じることなく、又、フィルタ係数の極性又は全域フィルタの出力の極性を反転、非反転するだけで実質的に種々の特性のフィルタを得ることができるので、別に夫々のフィルタを設けた場合に比して回路を簡単に、安価に構成し得、或いはフィルタ係数を共用することができるので、フィルタ係数供給部

(例えば大規模メモリ)を安価に構成し得、又はフィルタ係数算出部を設けてその都度算出するように構成した場合は、算出時間を短縮できる等の長を有する。

#### 4. 図面の簡単な説明

第1図(A)、(B)は夫々本発明フィルタの第1実施例の回路図及びその概略ブロック系統図、第2図乃至第4図は本発明フィルタの第2乃至第4実施例の回路図、第5図はフィルタの周波数特性図、第6図は第1図(A)に示すフィルタの係数の値を示す図、第7図はミューティング回路の動作を説明するためのタイミングチャート、第8図は第4図に示すフィルタの係数の値を示す図である。

1. 1<sub>1</sub>…入力端子、2…全域フィルタ、3.
- 14<sub>1</sub>~14<sub>2</sub>…乗算部、5…スイッチ、6.
- 13<sub>2</sub>~13<sub>2</sub>…加算部、7…ミューティング回路、
8. 8<sub>1</sub>…出力端子、10…符号反転器、11a.
- 11b…高域/低域フィルタ(主フィルタ)、



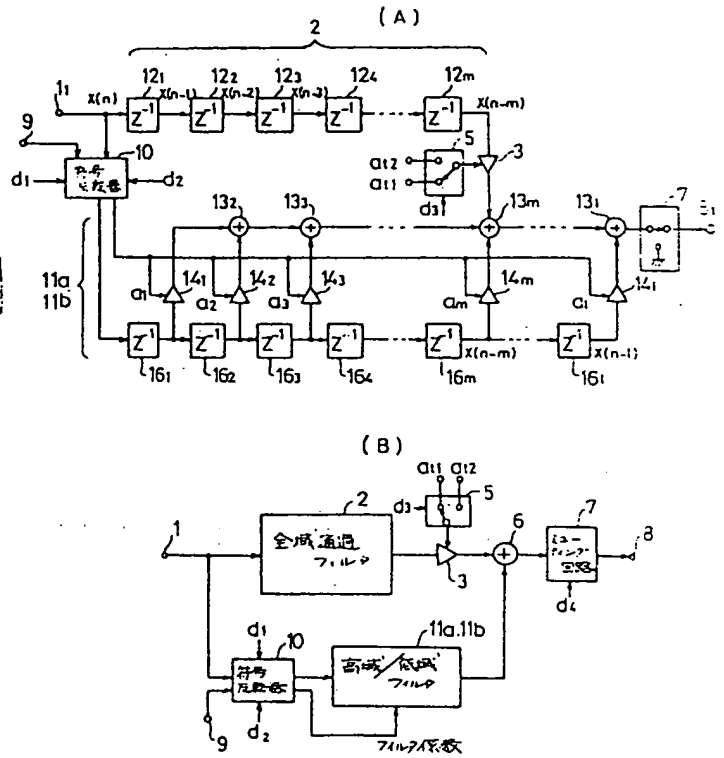
第1図

12<sub>1</sub> ~ 12<sub>m</sub>、16<sub>1</sub> ~ 16<sub>m</sub> ... 1サンプル遅延部。

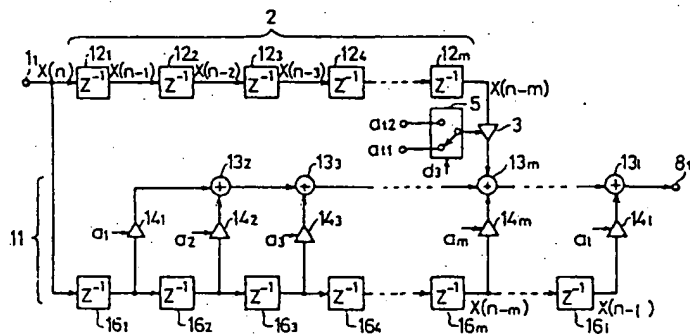
特許出願人 日本ビクター株式会社

代理人 弁理士 伊東 忠彦

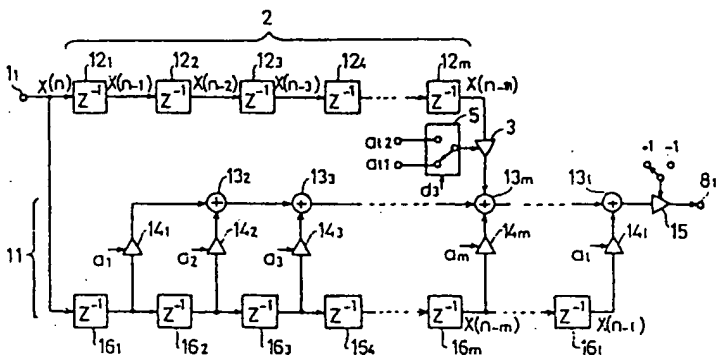
同 弁理士 松浦 兼行



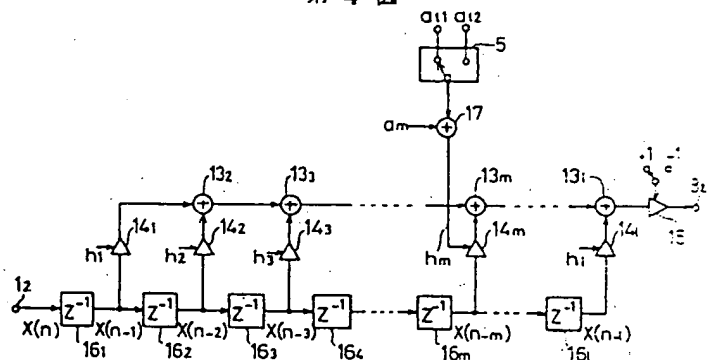
第2図



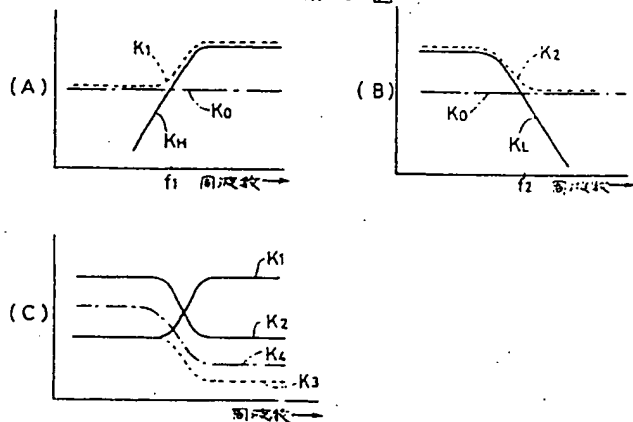
第3図



第4図

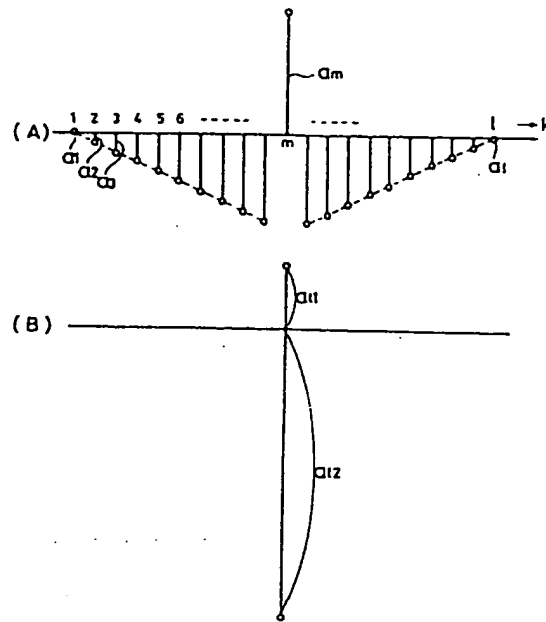


第5図

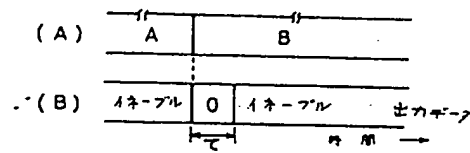




第 6 図



第 7 図



第 8 図

